

华为韬定律以时间换空间

5月25日,上海。在IEEE国际电路与系统研讨会(ISCAS 2026)的讲台上,华为公司董事、半导体业务部总裁何庭波说出了一句震动行业的话:“过去60年,我们一直在比谁把晶体管做得更小;从今天起,华为要比谁让芯片跑得更快。”

就在这一天,华为正式抛出“韬(τ)定律”——以希腊字母 τ (时间常数)命名,核心是用“时间缩微”替代传统的“几何缩微”。这是中国企业首次在全球半导体领域提出指导产业发展的全新原则。

这一“换道超车”的战略构想,迅速引爆全球科技圈与资本市场。当天A股半导体板块全线暴涨,资金疯狂涌入。科创50指数暴涨近6%创历史新高,中芯国际、华虹公司等龙头股涨停,电子行业单日吸金超过500亿元。但质疑声同样存在,有学术界人士认为它“不够格叫定律”,英伟达CEO黄仁勋直言“我看不懂”。

韬定律到底是什么?它能不能真的绕开光刻机“卡脖子”重塑中国芯片产业链?普通投资者又该如何看待这场席卷A股的“韬定律风暴”?

■新快报记者 陈学东

摩尔定律

撞上物理极限和经济极限两堵墙

要理解韬定律的意义,必须先理解摩尔定律的困境。

1965年,英特尔联合创始人戈登·摩尔提出了一个观察:芯片上的晶体管数量大约每18—24个月翻一番,芯片性能随之提升,成本同步下降。这个观察后来被行业奉为“铁律”,也就是大名鼎鼎的“摩尔定律”,所有人按照这个节奏研发、投资、建厂,最终让预言自我实现。

打个通俗的比方,芯片就像一座超级城市,晶体管是密密麻麻的楼房,电子信号是穿梭的车流。摩尔定律的玩法很简单:把楼房盖得更密集、道路修得更窄,让车流跑更短距离。过去六十年,这条路确实走得通——从微米到纳米,晶体管越来越小,芯片越来越快。

但如今,这条路撞上了两堵墙。

第一堵是物理极限墙。当工艺推进到5纳米、3纳米时,晶体管栅极宽度只有十几个硅原子,量子隧穿效应开始显现——电子不再老老实实地待在“房间里”,而是“穿墙而出”造成漏电和发热。

第二堵是经济极限墙。从研发设计端看,单

颗3纳米芯片的设计成本已超10亿美元,单次流片费用高达5亿美元。从生产制造端看,2纳米单片晶圆内部生产成本约3万美元、较3纳米上涨50%。

更要命的是,投入巨资换来的收益越来越“划不来”。“摩尔定律走到今天,已经面临多重挑战,”何庭波在演讲中指出,“3纳米以下制程的晶体管漏电率高达10%,制造成本是28纳米的15倍,而性能提升仅为30%,边际效益急剧递减。”

对华为来说,还有第三堵墙——封锁之墙。自2019年被列入实体清单以来,华为无法获取EUV极紫外光刻机等尖端设备,先进制程代工被切断。如果硬刚制程路线,早已死路一条。何庭波在采访中坦言:“华为比同行更早遇到这堵‘墙’。”

于是问题变得无比尖锐:在不享受尺寸缩微红利、且光刻机受限的情况下,如何维持每两年给客户更好产品的承诺?答案,就是韬定律。

韬定律

以“时间换空间”提升效能

“韬”字取希腊字母 τ (tau)的音译。在电路理论中, τ 代表信号切换状态所需的时间—— τ 越小,电路越快。

过去半个多世纪,摩尔定律降低 τ 的方式本质上是“空间换时间”:把晶体管做小→电路变短→信号传输距离缩短→ τ 自然降低。这是“几何缩微”思路。

韬定律反过来想:既然目的只是降低 τ ,那为什么非要把晶体管做小?能不能用别的办法让信号跑得更快?

于是华为提出“时间缩微”的新思路,构建了贯穿器件、电路、芯片、系统四个层级的协同优化体系。而其中最核心、最受关注的技术,叫“逻辑折叠”。

逻辑折叠是什么意思?北京大学集成电路学院的一篇文章讲得很透彻:传统芯片设计把所有逻辑门放在一个二维平面上,关键信号可能要从东边一路跑到西边。逻辑折叠则是把电路“叠”成立体结构——将原本平铺在同一层的逻辑门拆解分配到两层甚至多层有源层上,通过垂直互连直

接打通关键路径。

何庭波的比喻更形象:一个城市要建更多公园、学校和医院,但城市会拥挤,通勤时间变长。逻辑折叠,就是把一个区域“叠”到另一个区域上面,两个区域之间安装几百万台电梯。这样直达的距离变短,时间被节约下来。

何庭波在论文中写道:“7纳米之后,纯粹靠尺寸缩小带来的收益已经趋于平缓。”而韬定律的做法,相当于在硬件尺寸不变的前提下,用架构创新给芯片性能“挤出了新的牙膏”。

官方实测数据显示,相比上一代麒麟9030 Pro,采用逻辑折叠的新麒麟芯片晶体管密度大幅提升53.5%,达到每平方毫米2.38亿个晶体管,理论上与Intel 18A工艺持平,接近初代台积电3纳米。

何庭波在演讲中透露,韬定律并非突发奇想,而是华为六年技术实践的总结。“从2020年开始,我们就沿着‘时间缩微’的思路探索,已经成功设计并量产了381款芯片,覆盖手机、基站、数据中心、汽车等多个领域。”



换道超车

激活中国半导体产业链

韬定律的提出,远不只是一项技术突破。在更大的格局上看,它为中国半导体产业提供了一条不依赖高端光刻机也能持续进步的路径。

传统路径下,芯片进步高度依赖EUV光刻机。而华为用韬定律证明了:通过系统级的架构创新和先进封装技术,成熟制程也能发挥对标先进节点的综合性能。

这正是“换道超车”的含义。它跳出了“制程军备竞赛”的死胡同,从“空间维度”转向“时间维度”寻找增长点。

这条新路径将对中国半导体产业链带来深远影响。

首先,先进封装从“后端配角”升级为“性能核心”。韬定律的所有技术落地,几乎都要靠先进封装作为硬件载体。逻辑折叠需要的晶圆对晶圆混合键合、微米级TSV垂直互连、高密度3D堆叠,本质上都依赖于先进封装工艺。

从市场规模看,这个赛道正在加速爆发。预计全球先进封装市场规模将在2030年突破900亿美元。而中国市场预计2030年规模超2000亿元,全球市场份额有望从35%攀升至42%。

以国内封装龙头长电科技为例,该公司宣布2026年固定资产投资预算大幅上调至100亿元,重点投向先进封装产线建设。华天科技总投资100亿元的先进封装产业基地二期项目也在同步施工。

第二,成熟制程的战略价值被重新定义。过去,行业的目光几乎全部聚焦在7纳米、5纳米、3纳米这些“明星节点”上。但韬定律的逻辑是:用14纳米甚至28纳米的成熟工艺,通过架构优化和先进封装,做出对标先进节点的综合性能。这意味着,中国庞大的成熟制程产能不再只是生产“中低端芯片”的产线,而成为可以支撑高端计算需求的基础设施。

第三,设备和材料国产化迎来重大窗口期。韬定律的技术路线对刻蚀、薄膜沉积、CMP等工艺设备的需求显著提升,混合键合等先进封装设备的需求也在同步攀升。招商证券电子行业首席分析师鄢凡指出,韬定律落地将使设备端受益逻辑由“量增”升级为“量价双升”——工艺复杂度提升直接推高单台设备价值量,国产设备厂商有望持续受益。

更重要的是,韬定律提供了一种“在封锁中突围”的产业范式。工信部信息通信经济专家委员会委员盘和林指出:“如果没有限制,我想中国会走集中力量逐个配件攻克光刻机的路子。韬定律既是外部环境压力下被迫开辟的新路,也是一条主动选择的创新突破之路。”